

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-334083

(43)Date of publication of application : 20.11.1992

(51)Int.Cl.

H05K 1/16

H05K 3/46

(21)Application number : 03-132240

(71)Applicant : NGK INSULATORS LTD

(22)Date of filing : 09.05.1991

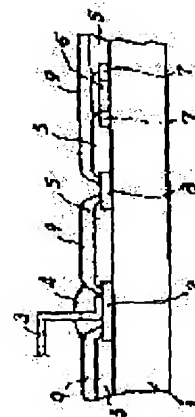
(72)Inventor : OHASHI TAKASHI
ASAI MICHIO

(54) THICK FILM CIRCUIT BOARD AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To obtain a thick film circuit board and its manufacturing method which board has a high precision resistance part and a copper circuit wiring part excellent in conducting characteristics which are formed by binary baking, and a solder land part excellent in solder wettability.

CONSTITUTION: After noble metal paste is printed on the surface of a ceramic substrate 1, a solder land part 2 is formed by baking in an oxidizing atmosphere. After gold paste and resistance paste are printed, and then a gold pad part 8 and a resistance part 6 are formed by simultaneous or individual baking in an oxidizing atmosphere, copper paste is printed and a circuit wiring part 5 is formed by baking in a non-oxidizing atmosphere, thus forming a thick film circuit board.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-334083

(43) 公開日 平成4年(1992)11月20日

(51) Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 0 5 K 1/16	C	8727-4E		
3/46	C	6921-4E		

審査請求 未請求 請求項の数 2 (全 5 頁)

(21) 出願番号 特願平3-132240

(22) 出願日 平成3年(1991)5月9日

(71) 出願人 000004064

日本碍子株式会社

愛知県名古屋市長区瑞穂区須田町2番56号

(72) 発明者 大橋 隆志

愛知県名古屋市長区熱田区二番二丁目16番5号

(72) 発明者 浅井 道生

愛知県名古屋市長区天白区植田南二丁目905番

地 ファミーユ西浦106号室

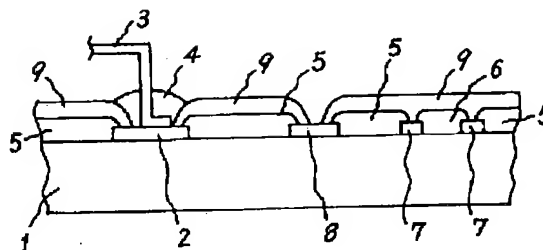
(74) 代理人 弁理士 杉村 暁秀 (外5名)

(54) 【発明の名称】 厚膜回路基板およびその製造方法

(57) 【要約】

【目的】 二元焼成による高精度の抵抗部と導電特性の良好な銅回路配線部とを有し、さらに半田濡れ性の良好な半田ランド部を有する厚膜回路基板およびその製造方法を得る。

【構成】 セラミック基板1の表面に、貴金属ペーストを印刷後酸化雰囲気中で焼成して半田ランド部2を形成し、その後金ペーストおよび抵抗ペーストを印刷後酸化雰囲気中で同時または個別に焼成して金パッド部8および抵抗部6を形成した後、銅ペーストを印刷して非酸化性雰囲気中で焼成して回路配線部5を形成して厚膜回路基板を構成する。



【特許請求の範囲】

【請求項1】 セラミック基板の表面に、銅導体配線部、抵抗部等の厚膜回路を形成した厚膜回路基板において、半田ランド部を貴金属材料で形成したことを特徴とする厚膜回路基板。

【請求項2】 セラミック基板の表面に、貴金属ペーストを印刷後酸化雰囲気中で焼成して半田ランド部を形成し、その後金ペーストおよび抵抗ペーストを印刷後酸化雰囲気中で同時または個別に焼成して金パッド部および抵抗部を形成した後、銅ペーストを印刷して非酸化性雰囲気中で焼成して回路配線部を形成することを特徴とする厚膜回路基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、セラミック基板の表面に厚膜回路を設けてなるハイブリッドIC用の厚膜回路基板およびその製造方法に関するものである。

【0002】

【従来の技術】 従来から、例えばアルミナ等からなるセラミック基板の表面に厚膜回路を設けてなるハイブリッドIC用の厚膜回路基板は種々のものが知られている。そのうち、厚膜回路配線として、銀、銀-パラジウム、銀-白金等の貴金属を用いた貴金属厚膜システムは、酸化雰囲気の焼成であるため、ボンディング用の金パッド部や酸化ルテニウム系抵抗を使用した高精度の抵抗を回路として設けることができるが、導体の高周波特性、耐マイグレーション性が劣る問題があった。一方、厚膜回路配線として、銅を用いて窒素雰囲気等の900℃程度の高温非酸化性雰囲気中で焼成する銅厚膜システムでは、導体特性に優れるため、優れた信号伝播特性や高周波特性を得ることができるが、窒素雰囲気中で焼成可能な抵抗は精度が悪く、酸化雰囲気焼成の金パッド部を設けられない問題があった。

【0003】 これらの問題を解消するため、従来、MYDAS（デュポン社：登録商標）システムが知られている。このMYDASシステムは、図5にそのフローチャートを示すように、例えばアルミナからなる基板を準備し、この基板の表面に酸化ルテニウム系等の抵抗形成用ペーストおよび必要に応じ金ペーストを印刷した後酸化性雰囲気中850℃程度の温度で焼成し、金パッド部および抵抗を形成する。その後、銅ペーストを印刷した後窒素雰囲気中600℃程度の低温度で焼成して回路配線部を形成している。これにより、酸化雰囲気中で焼成した高精度の抵抗と、窒素雰囲気中で焼成した優れた信号伝播特性や高周波特性を有する銅回路配線部とを有する配線基板を得ることができる。

【0004】

【発明が解決しようとする課題】 しかしながら、上述したMYDASシステムによる二元焼成においては、低温で焼成可能な銅により構成される半田ランド部は、半田

濡れ性が悪く基板との接着強度特に温度サイクル試験後の接着強度が悪い問題があり、その結果、回路基板として搭載部品や外部リードの接続信頼性がない問題があった。

【0005】 本発明の目的は上述した課題を解消して、二元焼成による高精度の抵抗部と導電特性の良好な銅回路配線部とを有し、さらに半田濡れ性の良好な半田ランド部を有する厚膜回路基板およびその製造方法を提供しようとするものである。

10 【0006】

【課題を解決するための手段】 本発明の厚膜回路基板は、セラミック基板の表面に、銅導体配線部、抵抗部等の厚膜回路を形成した厚膜回路基板において、半田ランド部を貴金属材料で形成したことを特徴とするものである。

【0007】 また、本発明の厚膜回路基板の製造方法は、セラミック基板の表面に、貴金属ペーストを印刷後酸化雰囲気中で焼成して半田ランド部を形成し、その後金ペーストおよび抵抗ペーストを印刷後酸化雰囲気中で同時または個別に焼成して金パッド部および抵抗部を形成した後、銅ペーストを印刷して非酸化性雰囲気中で焼成して回路配線部を形成することを特徴とするものである。

【0008】

【作用】 上述した構成において、回路配線部のうち半田ランド部のみを酸化雰囲気中で焼成可能な銀-パラジウム、銀-白金等の貴金属により形成し、この半田ランド部に低温焼成の銅によって接続した回路配線部を設けて厚膜回路を形成しているため、半田の載る半田ランド部はMYDASシステムにおける低温焼成の銅ではなく半田濡れ性の良好な貴金属とすることができるため、半田濡れ性が良好で、しかも従来のMYDASシステムにおける良好な特性の抵抗部および回路配線部を兼ね備えた厚膜回路基板を得ることができる。

【0009】 なお、各焼成の温度は印刷したペーストの種類に応じて定められるが、その一例を示すと半田ランド部形成のための貴金属ペーストの焼成温度は700～900℃、抵抗部およびパッド部を形成するための抵抗ペーストおよび金ペーストの焼成温度は800～1000℃、回路配線部を形成するための銅ペーストおよび金ペーストの焼成温度は500～700℃であると好ましい。

【0010】

【実施例】 図1は本発明の厚膜回路基板の製造方法の一例の流れを示すフローチャートである。図1中、*印はこの工程が無い場合もあることを示すが、ここではすべての工程があるものとして説明する。まず、従来から知られている方法により、アルミナ等の材料からなるセラミック基板を得る。次に、貴金属ペーストをセラミック基板の表面上の所定位置に印刷し乾燥後、同じく酸化雰囲気中850℃程度の温度で焼成して、枕電極および半田ランド部を形成する。その後、金ペーストをセラミッ

ク基板の表面上の所定位置に印刷し乾燥後、同じく酸化雰囲気中850℃程度の温度で焼成して、金パッド部を形成する。次に、ルテニウムダイオキサイド等のルテニウム系の抵抗ペーストをセラミック基板の表面上の所定位置に必要回数印刷し乾燥後、同じく酸化雰囲気中850℃程度の温度で焼成して、抵抗部を形成する。以上で、酸化雰囲気中での焼成を終了する。

【0011】次に、銅ペーストをセラミック基板の表面上の所定位置に印刷し乾燥後、窒素雰囲気中600℃程度の温度で焼成して、銅からなる回路配線部を形成する。その後、抵抗部を形成する抵抗体の抵抗値を定めるため、トリミングを行った後、UV樹脂を印刷して、紫外線を当てて硬化させることにより最終製品としての厚膜回路基板を得ている。

【0012】図2は本発明の厚膜回路基板の製造方法で得られる基板の一例の構成を示す断面図である。図2に示す例において、1はセラミック基板、2はセラミック基板1の表面に設けた銀-パラジウム、銀-白金等の貴金属からなる半田ランド部、3は半田ランド部2に半田4を介して接続されるリード、5はセラミック基板1の表面に設けた銅回路配線部、6は同じくセラミック基板1の表面に設けた酸化ルテニウム系の抵抗部、7は貴金*

*属からなる枕電極部、8は同じくセラミック基板1の表面に設けた金パッド部、9はUV樹脂によるオーバーコート部である。これらの構成は上述した図1に示すフローチャートに従って作製することができる。なお、図3に半田ランド部2の近傍の状態を示す平面図であり、この図に示すように例えば銀-パラジウム等の貴金属からなる半田ランド部2に銅回路配線部5を接続し、さらにオーバーコートのエッジ10まで銅回路配線部5上を樹脂で覆うことにより、本発明の厚膜回路基板を得ている。

10 【0013】次に、従来の銅からなる半田ランド部と、本発明の貴金属のうち銀-パラジウムからなる同一寸法の半田ランド部を形成し、溶融半田中にディッピングした後の半田濡れ性を、ディッピング後半田ランド部の全面積に対して何%の部分に半田が濡れたかによって調べた。結果を表1に示す。表1の結果から、本発明の銀-パラジウムからなる半田ランド部では1回および3回のディッピング後も100%載っているのに対し、従来の銅からなる半田ランド部では1回のディッピング後で90%、3回のディッピング後で75%と半田濡れ性が悪化していた。

【0014】

表 1

半田DIP回数	Ag/Pd電極	Cu電極
1回	◎ (100%)	○ (90%)
3回	◎ (100%)	△ (75%)

【0015】さらに、従来の銅からなる2×2mmの半田ランド部と、本発明の貴金属のうち銀-パラジウムからなる同一の寸法の半田ランド部を形成し、半田をそれぞれの半田ランド部に半田により接着したリードを引っ張ることによるピーリング試験を行った。ピーリング試験は、熱サイクルを加える前と、-55℃で30分保持と155℃で30分保持のサイクルを100回、200回、500回加えた後それぞれ実施して、それぞれの接着強度を求めた。結果を図4に示す。図4の結果から、本発明の銀-パラジウムからなる半田ランド部は従来の銅からなる半田ランド部に比べていずれの場合も良好な接着強度を得ることができることがわかる。

【0016】本発明は上述した実施例にのみ限定されるものでなく、幾多の変形、変更が可能である。例えば、上述した実施例では、すべての厚膜回路構成要素を付加した例について説明したが、上述したような工程は必要に応じて省くことができることはいうまでもない。

【0017】

【発明の効果】以上の説明から明らかなように、本発明によれば、回路配線部のうち半田ランド部のみを酸素雰

囲気で焼成可能な銀-パラジウム、銀-白金等の貴金属により形成し、この半田ランド部に低温焼成の銅によって接続した回路配線部を設けて厚膜配線を形成しているため、半田の載る半田ランド部は低温焼成の銅ではなく半田濡れ性の良好な貴金属とすることができるため、半田濡れ性が良好で、しかも良好な特性の抵抗部および回路配線部を兼ね備えた厚膜回路基板を得ることができる。

【図面の簡単な説明】

40 【図1】本発明の厚膜回路基板の製造方法の一例の流れを示すフローチャートである。

【図2】本発明の厚膜回路基板の製造方法で得られる基板の一例の構成を示す断面図である。

【図3】本発明における半田ランド部2の近傍の状態を示す平面図である。

【図4】本発明の実施例におけるサイクル数と接着強度の関係を示すグラフである。

【図5】従来のセラミック多層配線基板の製造方法の一例の流れを示すフローチャートである。

【符号の説明】

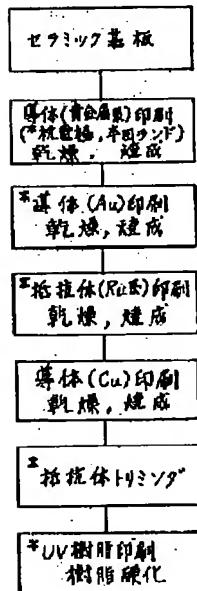
5

6

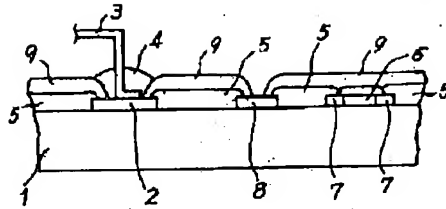
- 1 セラミック基板
- 2 半田ランド部
- 3 リード
- 4 半田
- 5 銅回路配線部

- 6 抵抗部
- 7 枕電極部
- 8 金パッド部
- 9 オーバーコート部
- 10 オーバーコートのエッジ部

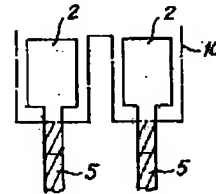
【図1】



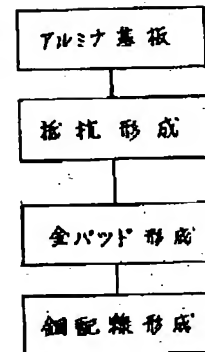
【図2】



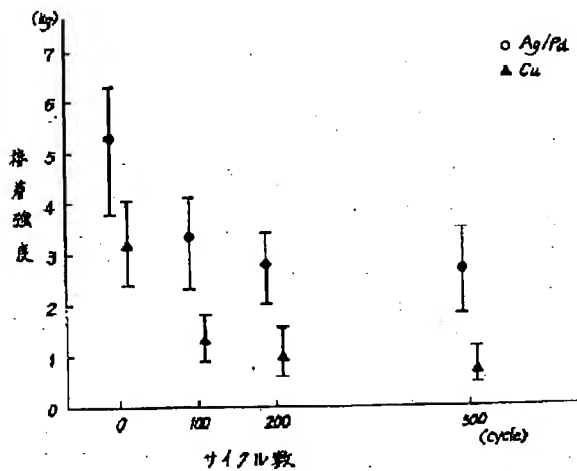
【図3】



【図5】



【図4】



【手続補正書】

【提出日】平成4年6月4日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】なお、各焼成の温度は印刷したペーストの種類に応じて定められるが、その一例を示すと半田ランド部形成のための貴金属ペーストの焼成温度は700～900℃、抵抗部およびパッド部を形成するための抵抗ペーストおよび金ペーストの焼成温度は800～1000℃、回路配線部を形成するための銅ペーストの焼成温度は500～700℃であると好ましい。

【手続補正2】

【補正対象書類名】図面

【補正対象項目名】図2

【補正方法】変更

【補正内容】

【図2】

